電子計算機研究専門委員会資料

パラメトロンの計数回路

高橋秀俊、後藤英一

（東大理学部）

1955年9月26日

パラメトロンの計数回路

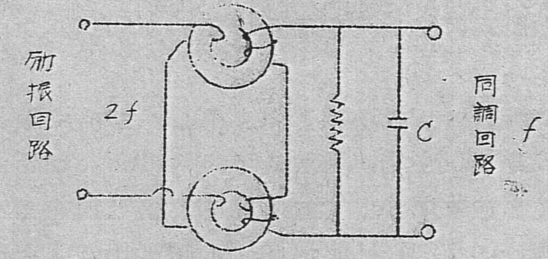
東大理　高橋秀俊　後藤英一

§1　パラメトロン回路信号

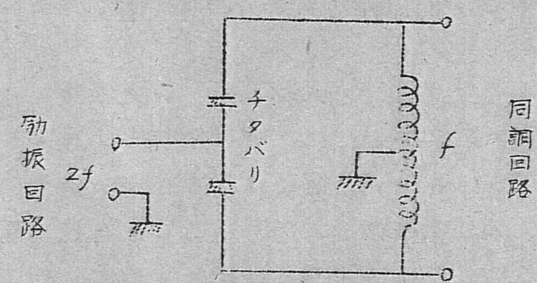
パラメトロンは一般に第1.1図の様に非直線リアクタンスを含む共振周波数fの同調回路と周波数$2f$の励振回路を有する。

第1.1図

磁性体型パラメトロン

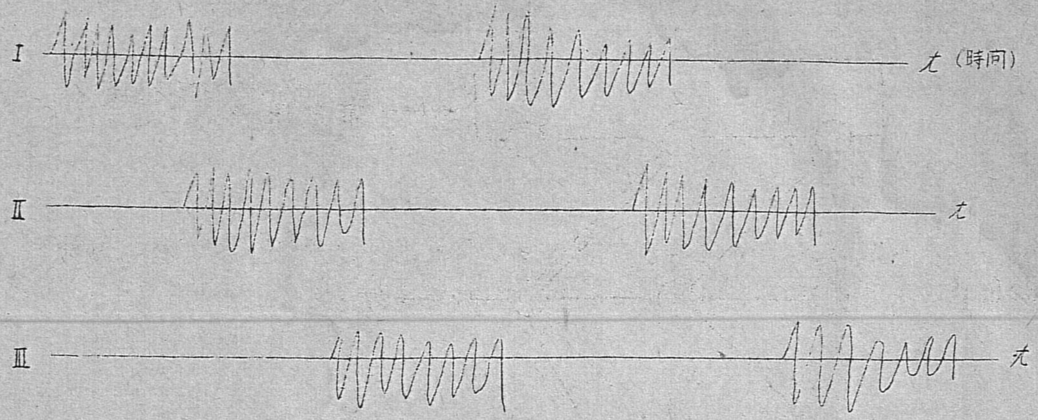


強誘電体型パラメトロン



パラメトロンの基本的動作は、非励振期に外部から印加された位相制御用の微小振動（周波数f）を励振期にパラメーター励振作用に依り、位相弁別増巾して、一定の振巾位相の出力波を送出するものである。

第1.2図



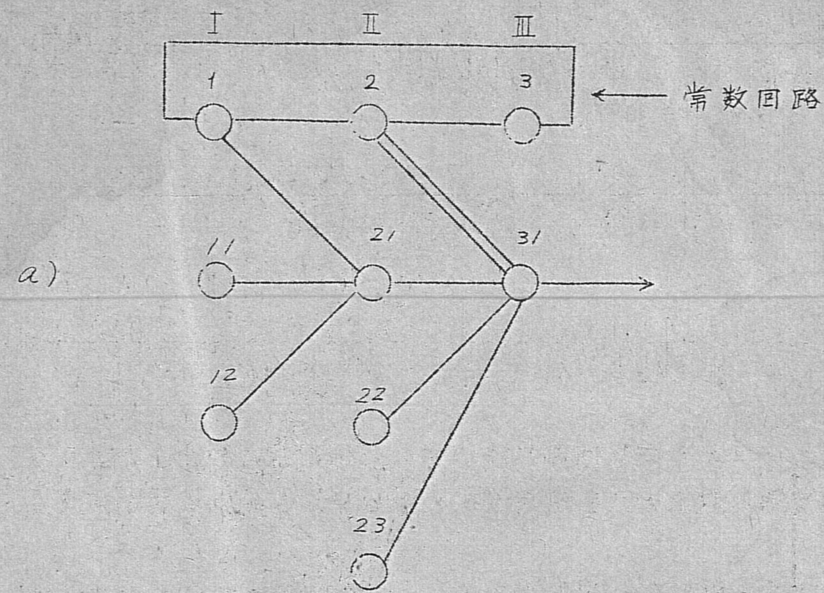
ここで考えるパラメトロン回路には、第1.2図の様にわずかに重なる三組の励振波（周波数$2f$）を使用するものとし、この励振法を定常三拍励振法と称す。

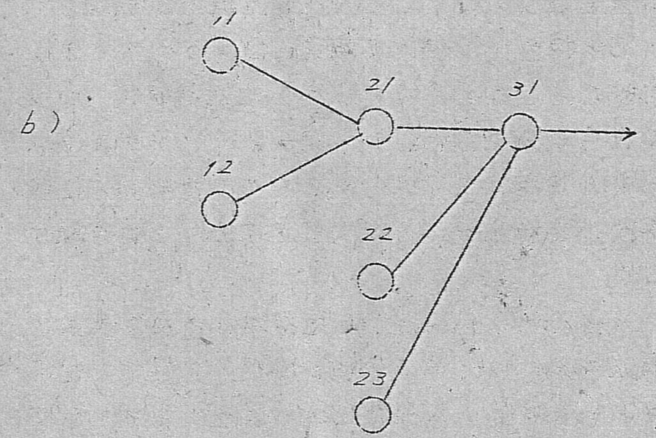
回路図でパラメトロンは小円を以て示し、三拍励振の組別を示すにはローマ数字 I II III を用いるか或は、パラメトロンに番号を附してその最上位10まで数字か3を法として、1と相合なる時には組I，2と相合なる時には組II，3と相合なる時には組IIIに属するものとする。

パラメトロンの発信出力波を位相制御信号として 他のパラメトロンに単位強度を以て印加する結合回路を示すには、パラメトロンを表す小円を実線で連結し、単位強度の整数n倍の結合を示すには連結線をn重にする。又、位相制御信号の位相の反転（否定）を示すには、結合線に短い棒 —+— を入れる。

パラメトロン回路では *Information* は発振波の位相で表示される。しかるに、位相を識別するには、標準位相と比較する操作を必要とするから 一般にパラメトロン装置には標準位相の信号を発生する回路が附加されている。この標準位相の信号のことを常数信号又は略して常数と称する。 第1.3図上部の回路は常数発生回路の例である。

第1.3図



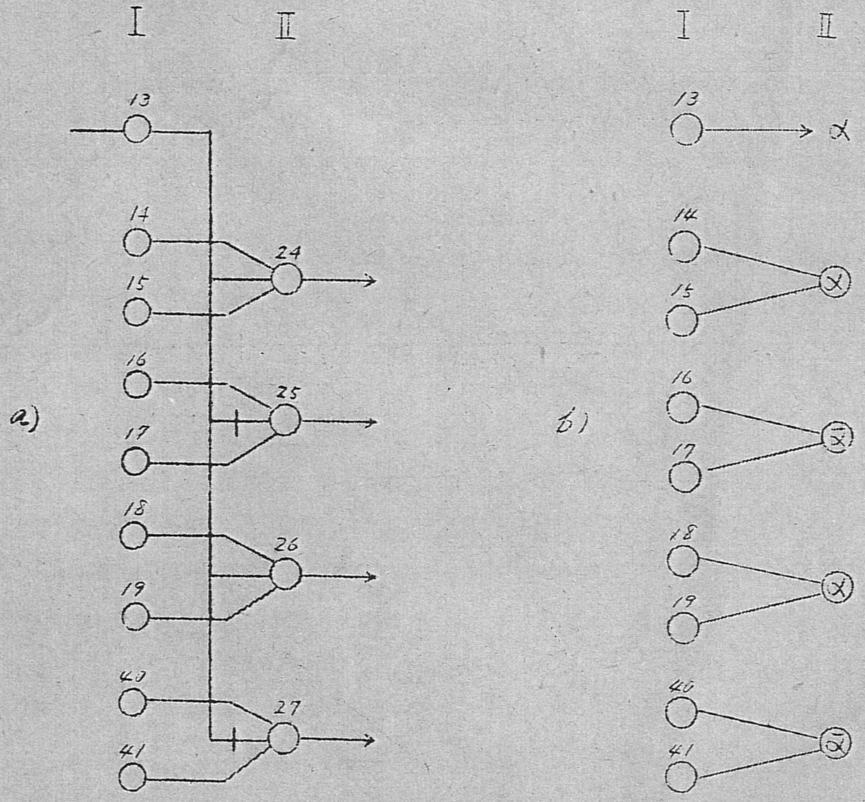


パラメトロン回路では、常数入力が非常に多く使用せられるから これを示すには、パラメトロンを表わす小円内に ＋ − の記号を入れる。第1.3図のパラメトロン21の様に正位相常数を単位強度で印加する時これを ⊕ で表わす，2倍強度ならば ＋＋ とする。同様に単位強度を位相常数入力には ⊖ 2倍強度にはパラメトロン31の様に ⊜ とする。

一般に n 信強度では ＋ 又は － を n 個入れる。

パラメトロン回路の働作を説明する便宜上 今後、正位相常数と同相の信号を ＋ 信号又は π 相信号と称し、又、逆位相常数と同相の信号を － 信号又は 0 相信号と呼ぶ。

第 1．4 図

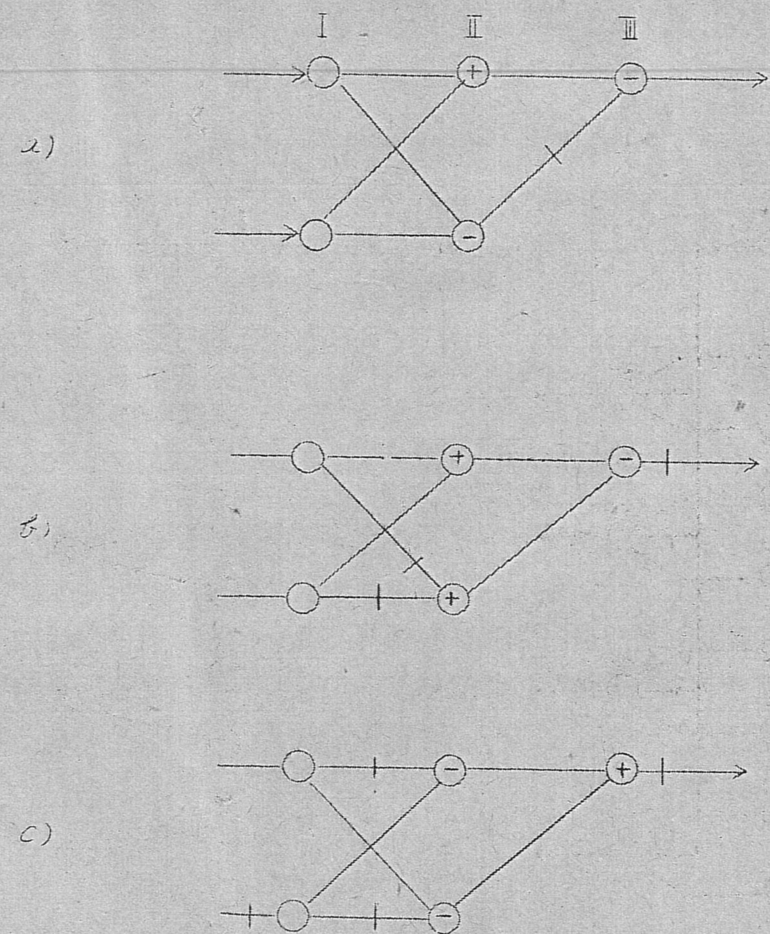


パラメトロン回路図を簡易化するために結合線の代りに第1.4図の様な接続記号をも使用する。記号 α は ＋ － 以外の任意の文字又は数字でよく、上部の － は位相の反転を示す。

パラメトロンで信号値の ＋ － は完全に対称的であり、パラメトロンの基本理論演算回路は And 回路、Or 回路ではなく、奇数個の入力

位相の多数決に従って発振位相を決定する多数決回路である。従ってパラメトロンへの全入力の位相を反転し、出力位相を再反転しても、パラメトロン回路の働作には全く変化がない。この様に位相反転を行く位置を変更する事をパラメトロン回路の等価変換と称し、第1.5図はその

第 1．5 図



例である。次の等価変換の例は特に興味深い。

パラメトロン回路で常数を第1.3図の様にパラメトロンで発生させているとすれば、正相結合を逆相結合を全部入れ換えてもよい。

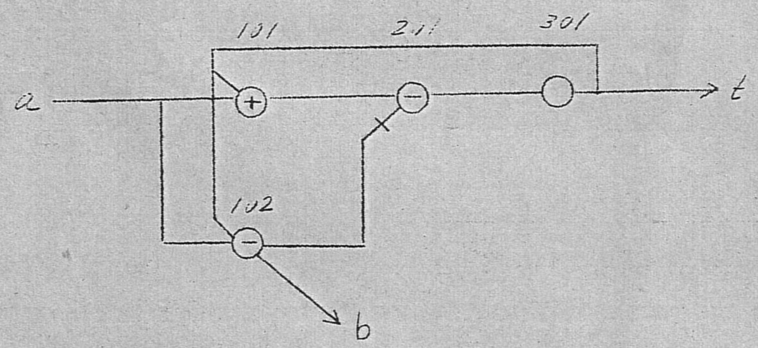
第1.5図の例からも分る様に、等価変換に依ってパラメトロン回路に

は無数に多くの変種を生ずるが、回路の機能が同一でしかも各パラメトロンの入出力本数等の動作條件は全く不変であるから、同一原理に立脚した回路と見做すべきであろう。

§2. 2進計数回路

第 2.1 図

2 進 計 数 器



第2.1図は2進計数回路である。ここでは2進変数 x の値は"1"に兀相(+)信号、"0"には0相(−)信号を対応せしめる。又、パラメトロン n 個分の遅延は $D/3$ なる演算で示し、又、各パラメトロンの発振状態を表示する変数は その番号に〔 〕を附して示す。又特に、

〔301〕$= x$ 〔102〕$= b$ としよう。

しからば第2.1図の回路については下記の諸式が成立する。

$$b = [102] = D^{1/3}(x \wedge a) \cdots\cdots (1)$$

$$[101] = D^{1/3}(x \vee a) \cdots\cdots (2)$$

$$[201] = D^{1/3}([101] \wedge \overline{[102]}) \cdots\cdots (3)$$

$$x = [301] = D^{1/3}[201] \cdots\cdots (4)$$

(1),(2),(3)を(4)に代入すれば

$$x = D_1((x \wedge \bar{a}) \vee (\bar{x} \wedge a)) \cdots\cdots (5)$$

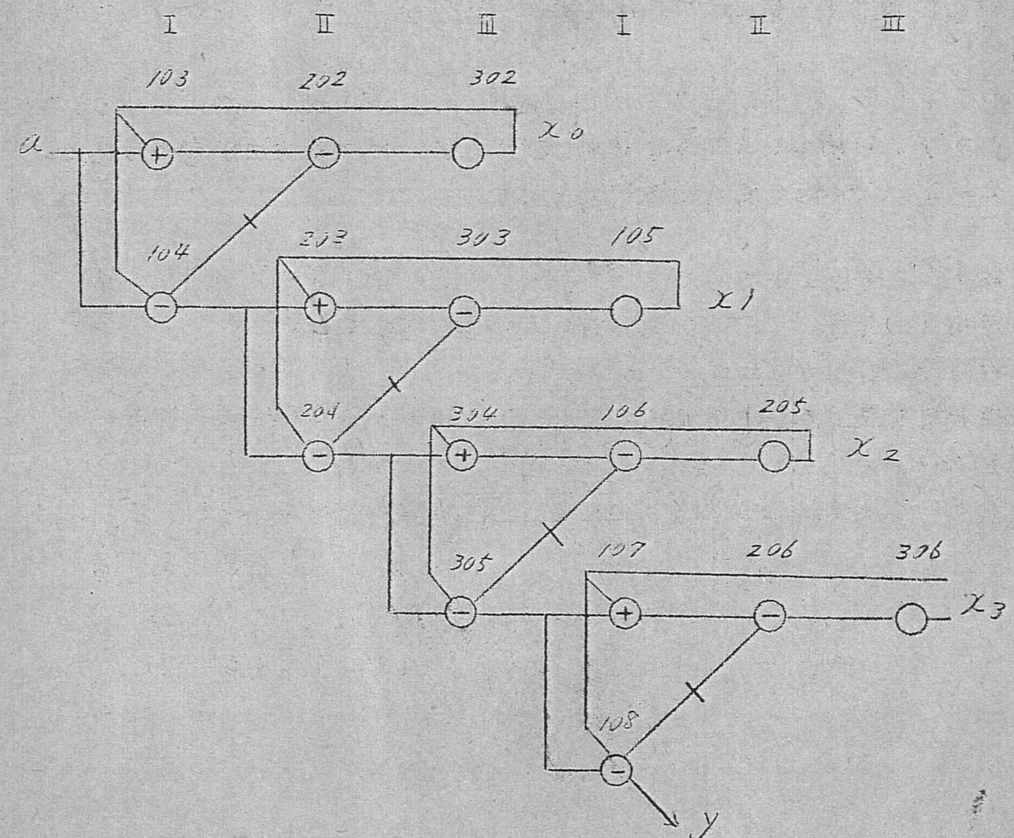
を得る。

(5)は、a が1(+)になると x が反転し、a が0(−)だと x はそのまま記憶されることを示し、これは2進計数回路の條件に外ならない。

一方 102 の出力 b は(1)式から x と a が共に1の時にのみ1となるから これは丁度桁上げ信号になっている。それ故、第2.1図の回路を n 段縦続接続すれば 2^n 進計数装置が得られ、第2.2図は $2^4 = 16$ 進計数器の例である。

第 2.2 図

16 進 計 数 器



第2.2図で　$X = x_0 + 2x_1 + 2^2 x_2 + 2^3 x_3$　とすれば、aに1（π相信号）が入った数だけXが増加する。この計数は16を法とするから15の次には0に戻ることは勿論である。

一方108の出力yはaが16回1になると1回だけD4/3だけ秡れて1になる。この図から分る様に2^n数計数回路は、4^n個のパラメトロンを以て構成することが出来る。

§3　N進計数回路

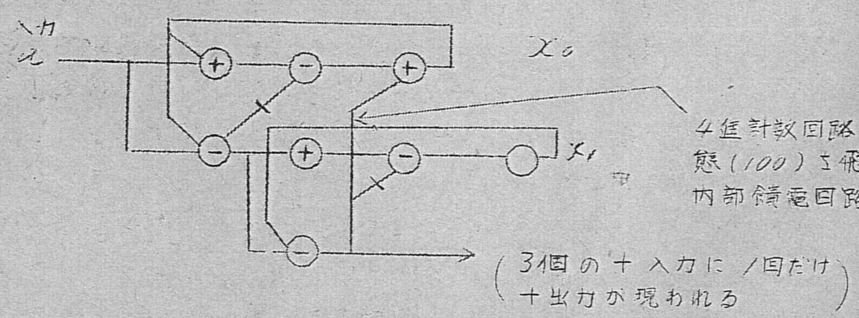
2の巾ではないN進計数回路を構成するには

$$2^{n-1} < N < 2^n \quad \text{- - - - - - - - (6)}$$

とするとき2^n進計数回路で$2^n - N$個の状態を飛ばす様にすればよい，これには種々の方法があるが、第2.2図の様にして構成した2^n計数回路では、量数　$X = \sum_{k=0}^{n-1} 2^k x_k$　が$2^n - 1$に達すると0に戻り、最終段から桁上げ信号y（2.2図のy）が出る。このyを利用してXを零にせず$2^n - N$にする方法が考えられる。これを*Preset*型の計数回路と称す。

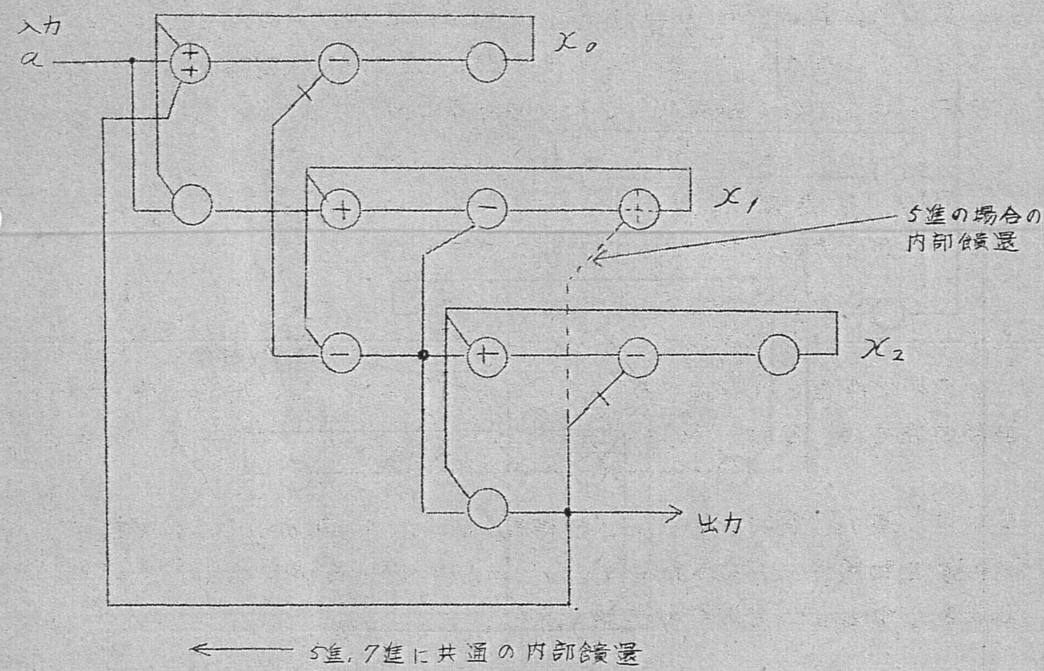
第3.1図

3進計数回路



第3.2図

7進（5進）計数回路（その1）

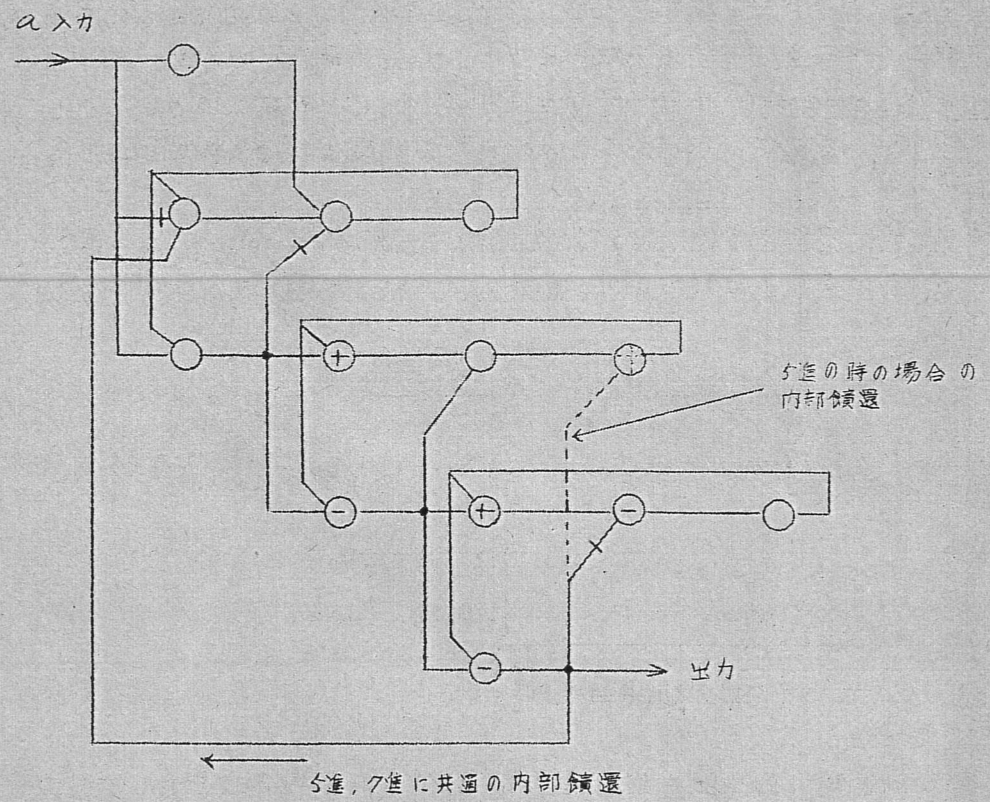


第3.1図は、*Preset*型3進計数回路であり、第3.2図は、5進及び7進計数回路である。この様に内部鎖還に依り2^n進計数回路の状態を飛ばす方法は、真空管回路にもあるが、普通の真空管回路では桁上げが非同期的に行われる為に　回路の安定性やN個の状態の対称性を害うことが多く、一般に計数速度は2^n進のものよりも低下する。そのためにリング計数回路を用いる事が多い。

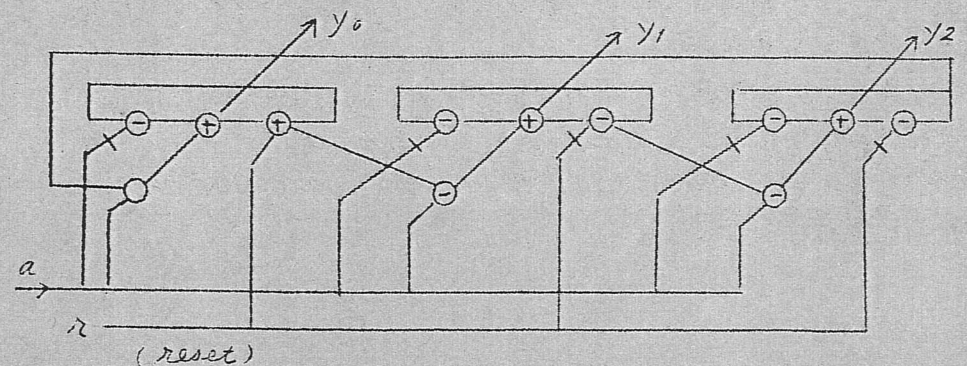
パラメトロンでは全演算が同期的に行われるので　内部鎖還を行っても真空管回路の様な欠点は全然現われないのである、パラメトロンでもリング計数回路を構成し得ることは勿論であって、これにはN桁のシフトレジスタを環状に接続すればよい。

第 3. 2 図

7進（5進） Counter （その2）



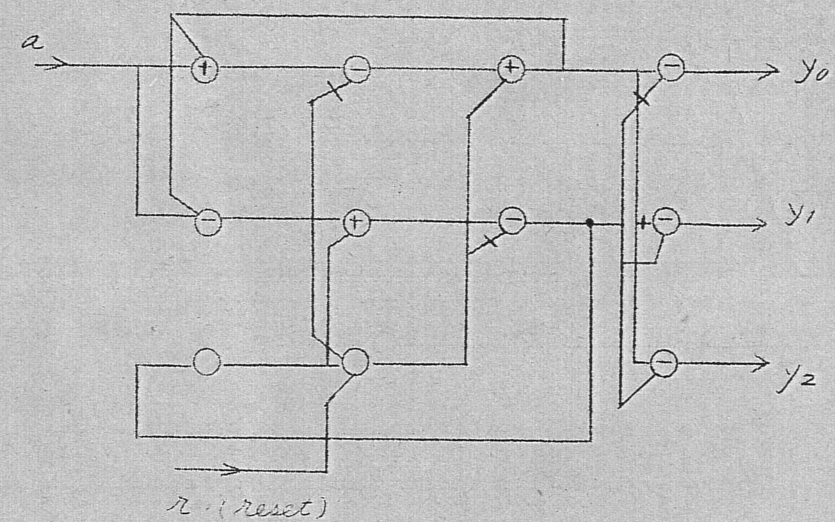
第 3. 3 図



第3.3図は3進のリング計数回路で r には通常は − 記号を印加するが、十信号を印加すると（y_0 y_1 y_2）は（1, 0, 0）に reset される。r に十信号を印加するごとに 1 の現われる y の位置が進んで 3 進計数回路となる。リング計数回路からは N 個の状態に対応する N 中1（1 out of N）の出力信号等を直接取り出せる利点がある。しかし一方内部饋還 2^n 進計数回路でこの様な出力を得るには、符号変換回路を附加すればよい。

例えば第3.3図の3進リング計数回路から出力（y_0, y_1, y_2）を得る同一機能を有する回路を得るには第3.3図，第3.4図の様にすれば

第 3. 4 図



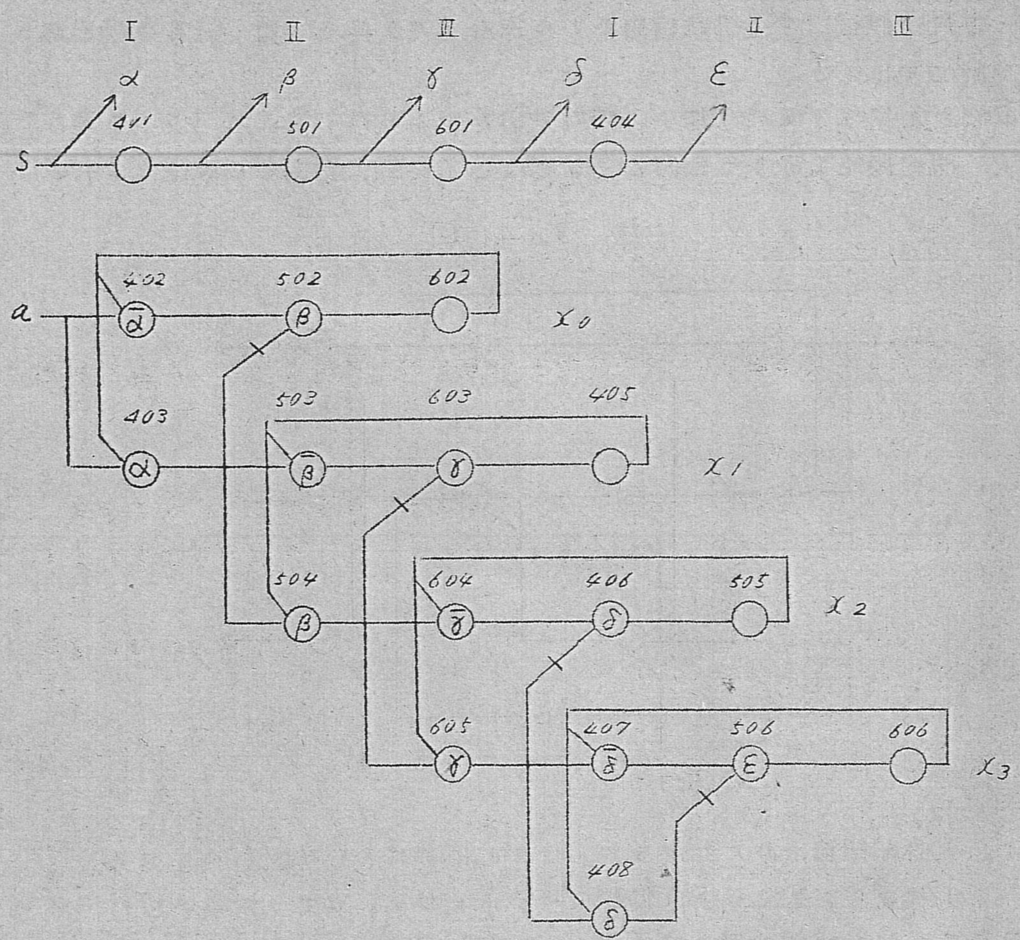
よく、内部饋還法の方がパラメトロンの個数はむしろ少いのである。

この例からなるべく少い個数のパラメトロンを以て所要の出力符号を有する N 進計数回路を得るには 内部饋還式の計数回路とパラメトロン符号変換回路を併用するのがよいと推論される。

§4. 2^n進　計数回路

第4.1図

16進可逆計数回路



第4.1図は第2.2図の 2^4-16進計数器の常数入力の代りに信号Sを用いた回路である。それ故 Sに一信号を印加しておけばαから入れた十信号の個数を計数する。

式で書けば 置数Xを

$$X = x_0 + 2x_1 + 4x_2 + 8x_3 \quad \cdots\cdots\cdots (6)$$

とし α個の十信号を印加すれば 最初にX_0であった置数は

$$\left.\begin{array}{l} X \equiv X_0 + A \pmod{16} \\ 0 \le X < \end{array}\right\} \cdots\cdots\cdots (7)$$

次にαを一に保ってSにS個の十信号を印加すれば 置数は

$$X \equiv X_0 - S \pmod{16} \quad \cdots\cdots\cdots (8)$$

に変化する。

又 αにA個δにS個の十信号を印加すれば

$$X \equiv X_0 + A - S \pmod{16} \quad \cdots\cdots\cdots (9)$$

となる性質がある。

即ち 第4.1図の回路は加算計数と減算計数を同時に行う16進計数器なのである。

この事は次の様にして分る。

まづ αとδに同時に十信号を印加する場合には置数Xは不変である。何故ならば 時間の原点を $\frac{1}{2f}$（パラメトロンの発振周波数をfとする。） 移動して考えると

αとδに同時に一信号を印加したことになり、計数回路の性質で置数は変化しないからである。

次にαに一 δに十を印加する場合には、矢張り時間の原点を$\frac{1}{2f}$移動して観測すると αは十δは一になり，x_0, x_1, x_2, x_3 は $\overline{x_0}$ $\overline{x_1}$ $\overline{x_2}$ $\overline{x_3}$ となるから 始めの置数は $16-1-X_0$ で これに1が加算されて $16-1-X_0+1$ となる。ここで時間の原点を元に戻して考えると 置数Xは

$$X = 16 - 1 - (16 - 1 - X_0 + 1) = X_0 - 1 \quad \cdots\cdots\cdots (10)$$

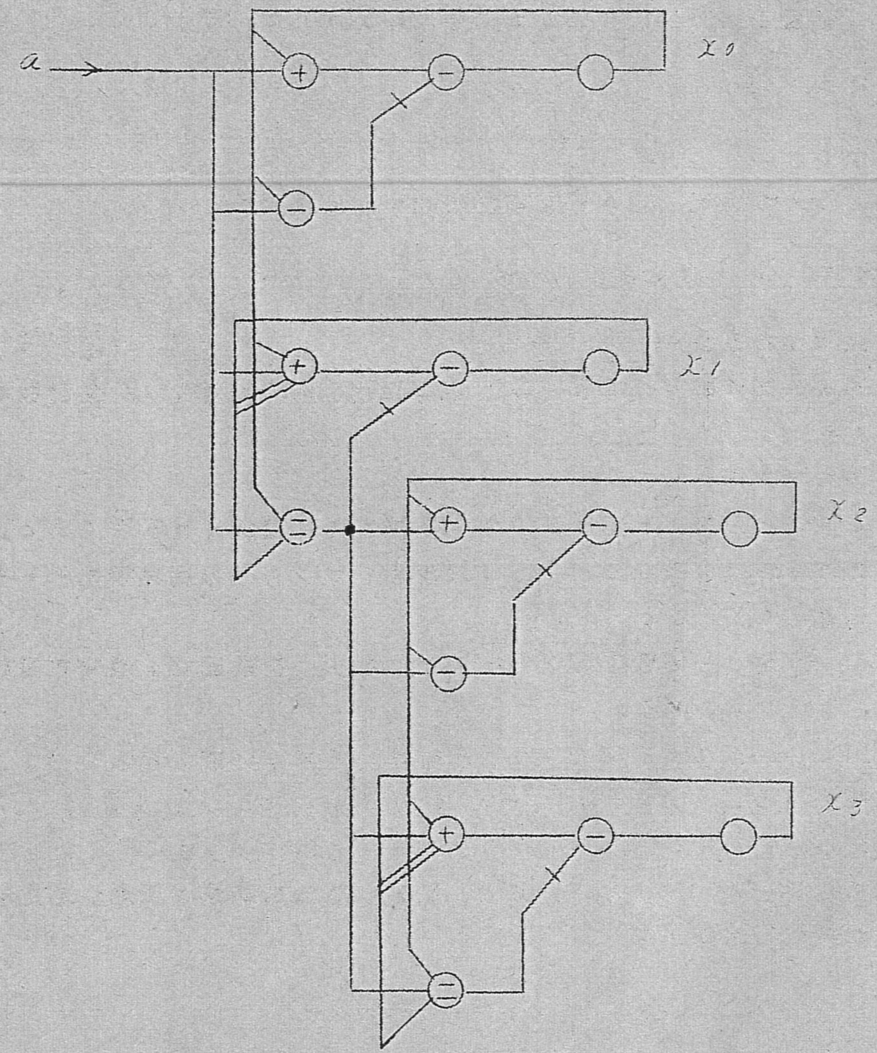
となり 1が減算される。

この性質は16進に限らずパラメトロンを使用する2^n進計数回路に共通なものであり，2^n進計数回路の常数入力の代り信号δを適当な遅延回路（第4.1図の401，501，601，404）に通じた信号を用い

れば、直ちに可逆計数回路が得られるのである。

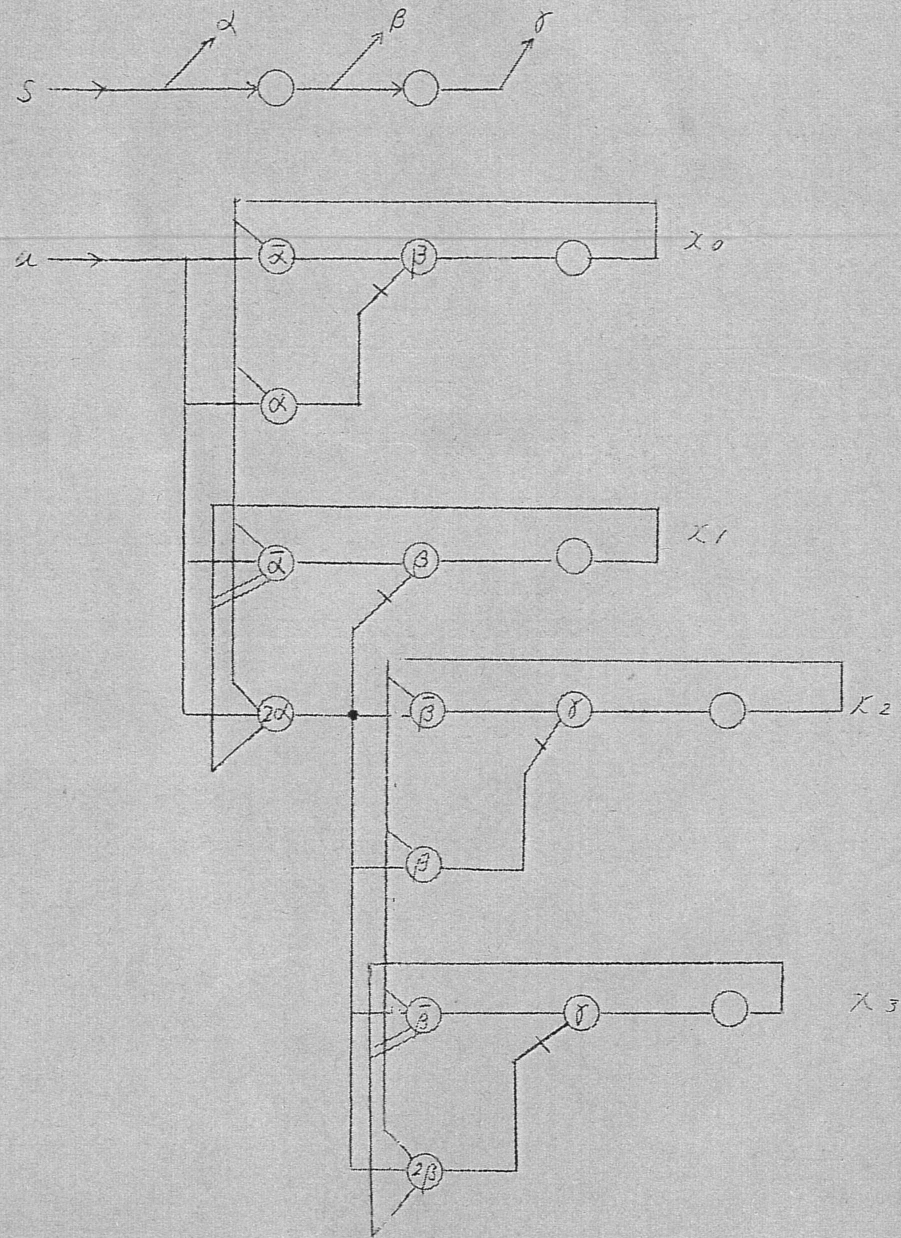
第 4.2 図

16 進計数回路



第 4.3 図

16 進可逆計数回路



第4.2図は $2^2=4$ 進計数回路を基礎とした16進計数回路であるが上の原理に依り第4.3図は16進可逆計数回路となる。

2の巾でない N 進計数回路には上記の性質がないから可逆計数回路は2の巾の場合よりも遙かに複雑になるのである。